|  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| |  | | --- | | **Страница: 7 из 21;**[<<назад](http://abc.vvsu.ru/Books/Teh_diag/page0006.asp)[^](http://abc.vvsu.ru/Books/Teh_diag/default.asp)[вперед>>](http://abc.vvsu.ru/Books/Teh_diag/page0008.asp) | | **4.3. Метод активизации одномерного пути** | | Этот метод является одним из исторически первых структурных подходов к построению тестов. Основная идея метода заключается в построении пути от места неисправности, например, от некоторого элемента Di через последовательность некоторых элементов D2,..., DN до одного из внешних контролируемых выходов объекта. Входные сигналы элементов D2,..., DN выбираются таким образом, чтобы по значению сигнала на выбранном внешнем выходе можно было судить о состоянии элемента Di.  При этом на входы неисправного элемента Di необходимо подать сигналы, при которых неисправность проявляется на его выходе. Создаваемый вышеуказанным образом путь называют активизированным, что и определило название метода.   |  | | --- | |  | |  | http://abc.vvsu.ru/Books/Teh_diag/obj.files/image092.gif |                     Пусть в цифровой схеме рис. 4.1 имеется неисправность, эквивалентная фиксации выхода элемента D1 в значении "лог. 0". Чтобы активизировать путь от D1 до выхода f надо подать c=0 и d=0. Для проявления неисправности по выходу элемента D1 надо подать а=b=1.  Процедуры формирования тестового воздействия для проверки некоторой неисправности можно сформулировать в виде следующих операций.  1. Определяем условие, при котором заданная неисправность проявляется в месте ее возникновения.  2. Выбираем последовательность элементов (путь), через которые неисправность будет транспортироваться до контролируемого выхода.  3. Определяем условие активности выбранного пути. При этом для каждого элемента пути задаем входные сигналы таким образом, чтобы его выход зависел от выходного сигнала предыдущего элемента пути.  4. Определяем комбинацию значений входных сигналов схемы, при которых неисправность проявляется в месте ее возникновения и транспортируется на контролируемый выход схемы.  Пункты 1-3 приведенного алгоритма часто называют прямой фазой метода активизации одномерного пути, а п. 4 – обратной фазой. Чтобы построить тест для устройства в целом, данный алгоритм применяется последовательно для каждой неисправности из множества допустимых. Тест устройства представляет собой последовательность тестовых наборов, полученных для каждой неисправности.  На рис. 4.2 показаны значения сигналов на линиях схемы в результате выполнения рассмотренного алгоритма для неисправности "линия i = 0“. В процессе выполнения “прямой фазы” алгоритма линиям присваиваются значения: a = 1, b = 1, k = 0, e = 1. В ”обратной фазе” алгоритма надо определить значения c и d, при которых k =0. Это значения: c =0, d =0 (можно выбрать и другую комбинацию значений, обеспечивающих k = 0).  Согласно этих значений заданную неисправность проверяет тестовый набор  a b c d e   1 1 0 0 1   |  | | --- | |  | |  | http://abc.vvsu.ru/Books/Teh_diag/obj.files/image093.gif |                         Метод прост и удобен для ручного использования, однако возможны неисправности, для проверки которых необходимо активизировать несколько путей. Обычно это следствие наличия сходящихся разветвлений. На рис. 4.3 приведена схема, в которой для проверки неисправности =1 на выходе элемента D1” необходимо активизировать два пути: через элементы D2, D4 и через элемент D3, D4.              http://abc.vvsu.ru/Books/Teh_diag/obj.files/image094.gif      http://abc.vvsu.ru/Books/Teh_diag/obj.files/image095.gif        Наиболее популярной формальной реализацией структурного подхода к построению тестов, при которой обеспечивается активизация множества путей, является d-алгоритм. | | **Страница: 7 из 21;**[<<назад](http://abc.vvsu.ru/Books/Teh_diag/page0006.asp)[^](http://abc.vvsu.ru/Books/Teh_diag/page0007.asp#top)[вперед>>](http://abc.vvsu.ru/Books/Teh_diag/page0008.asp) | |  |